

FPGA-basierte aktive Gegenkopplung der Schaltnarmonischen von leistungselektronischen Systemen

M.Sc. Andreas Bendicks, TU Dortmund, Arbeitsgebiet Bordsysteme
M.Sc. Tobias Dörlemann, TU Dortmund, Arbeitsgebiet Bordsysteme
Prof. Dr.-Ing. Stephan Frei, TU Dortmund, Arbeitsgebiet Bordsysteme
Dipl.-Ing. Norbert Hees, Leopold Kostal GmbH & Co. KG
Dipl.-Ing. Marc Wiegand, Leopold Kostal GmbH & Co. KG

1 Einleitung

Die voranschreitende Elektrifizierung des Kfz führt zu einer steigenden Anzahl an leistungselektronischen Konvertern zur Energiewandlung und -verteilung. Aufgrund der zugrundeliegenden PWM-Signale können diese Systeme erhebliche Störquellen darstellen. Um die Störung von beispielsweise Kommunikations- oder Sensorsystemen zu vermeiden, ist die zulässige Störemission zu begrenzen. Die Nachweismessungen erfolgen meist nach internationalen Standards, z.B. [1].

Aufgrund der Anforderung von steigenden volumetrischen und gravimetrischen Leistungsdichten sowie der Forderung nach möglichst geringen Kosten sind effiziente Lösungen zur Entstörung der einzelnen Konverter notwendig. Passive Filter als Entstörmaßnahmen für leitungsführte Störungen leiden unter dem zusätzlichen Gewicht und Bauraumbedarf.

Um kompaktere und leichtere Lösungen zu realisieren, sind verschiedene aktive Filterschaltungen, welche im Wesentlichen aus Siliziumhalbleitern bestehen, entwickelt worden [2]-[5]. Diese aktiven Filterschaltungen werden vergleichbar mit einem passiven Filter zwischen Störquelle und Störsenke geschaltet. Während übliche passive Filterschaltungen reaktive Elemente beinhalten und damit die Störenergie aufnehmen und wieder abgeben, generieren aktive Filterschaltungen Gegenstörungen, um basierend auf einer destruktiven Interferenz das System zu entstören. Es existieren verschiedene Arbeiten [6]-[8], in welchen verschiedene Konzepte für aktive Filter systematisiert und verglichen werden.

Bei den in der Literatur beschriebenen aktiven EMV-Filtern besteht das grundsätzliche Problem, dass die Störungen erst nach einer Messung und einer weiteren Signalverarbeitung gegengekoppelt werden. Aufgrund der unvermeidlichen Verzögerungszeiten, welche aus den analogen und gegebenenfalls digitalen Schaltungselementen resultieren, ist eine sofortige Gegenkopplung des Störsignals physikalisch unmöglich. Dies ist das wesentliche Problem, welches die realisierbare Dämpfung und den entstörbaren Frequenzbereich begrenzt.

Zur Lösung dieses Problems wird in dieser Arbeit ein alternativer Ansatz vorgeschlagen, bei welchem die Harmonischen eines (quasi-)stationären getakteten Systems mithilfe von gegengekoppelten Sinussignalen kompensiert werden. Ähnliche Verfahren sind im Bereich der aktiven Lärmkompensation bereits etabliert [9], [10]. Jedes Sinussignal muss dabei separat in Amplitude und Phase derart eingestellt werden, dass die zugehörige Harmonische weitestgehend ausgelöscht wird. Durch dieses Vorgehen können beispielsweise Verzögerungszeiten durch einfache Phasendrehungen berücksichtigt werden. Weiterhin wird dieses Verfahren um einen adaptiven Ansatz ergänzt, wodurch die Parametrierung ohne Kenntnis des getakteten Systems erfolgen kann.

Diese Arbeit beginnt mit der Theorie zur adaptiven Gegenkopplung von Harmonischen. Zu dieser Theorie werden zwei mögliche Implementierungsvarianten zur Gegenkopplung der Harmonischen vorgestellt: 1) mit kontinuierlicher Adaption und 2) mit einmaliger Adaption. Für die Gegenkopplung mit kontinuierlicher Adaption wird nachfolgend eine mögliche FPGA-Implementierung mithilfe der adaptiven Filtertheorie vorgestellt. Zur Demonstration der Leistungsfähigkeit des Verfahrens wird ein 48V-12V DC-DC-Wandler im Bereich der Lang- und Mittelwelle entsprechend der Grenzwertklasse 3 entstört. Im Anschluss werden die Systemgrenzen diskutiert und Optimierungsmöglichkeiten aufgezeigt. Eine Zusammenfassung schließt die Arbeit ab.

2 Theorie zur adaptiven Gegenkopplung von Harmonischen

In diesem Abschnitt wird die Theorie zur adaptiven Gegenkopplung von Harmonischen dargestellt. Zu Beginn wird aufgezeigt, wie durch die Überlagerung von Sinussignalen ein synthetisiertes Gegenkoppelsignal erzeugt werden kann, um die Störaussendung von getakteten Systemen zu reduzieren. Zur einfachen Parameterbestimmung der einzelnen Sinussignale wird das Verfahren um einen adaptiven Ansatz erweitert.

2.1 Gegenkopplung von Harmonischen

Getaktete Systeme erzeugen im (quasi-)stationären Betrieb ein charakteristisches Spektrum, welches sich aus der Grundwelle bei der Taktfrequenz f_0 und den Oberwellen bei den entsprechenden Vielfachen von f_0 zusammensetzt. Zur Entstörung ist es damit ausreichend, die einzelnen Harmonischen gegenzukoppeln. Ein breitbandiger Ansatz (wie beispielsweise bei passiven Filterelementen) ist somit nicht notwendig.

In **Abbildung 1** ist das grundsätzliche Verfahren illustriert. Es existiert das Störspektrum eines getakteten Systems. Durch ein gezielt synthetisiertes Gegenkoppelsignal sollen die ersten $K \in \mathbb{N}$ Harmonischen des Systems reduziert werden. Um dies zu erreichen, wird für jede gegenzukoppelnde Harmonische $k \leq K$ ein in der Frequenz (kf_0) entsprechendes Sinussignal erzeugt. Für jeden Sinus existiert dabei genau ein Parameterpaar aus Amplitude A_k und Phase φ_k , sodass es zu einer vollständigen destruktiven Interferenz mit der k -ten Harmonischen kommt. Das gesamte Gegenkoppelsignal wird durch eine einfache Überlagerung der erzeugten Sinussignale synthetisiert.

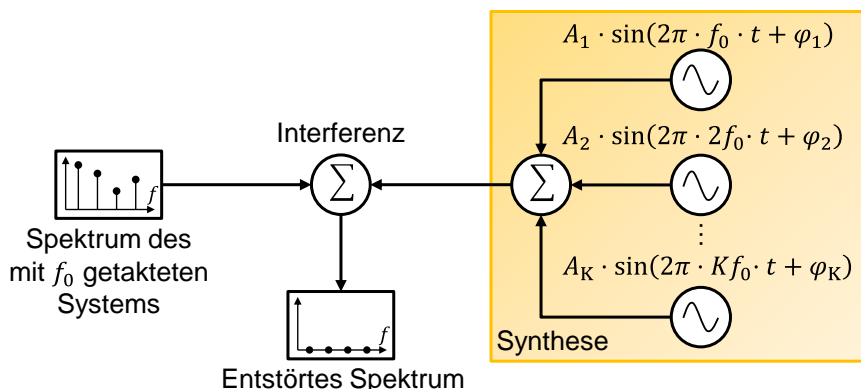


Abbildung 1: Gegenkopplung von Harmonischen

2.2 Adaptive Gegenkopplung von Harmonischen

Da leistungselektronische getaktete Systeme in der Regel aufwändig zu beschreiben sind, oder der genaue innere Aufbau unbekannt ist, besteht die Notwendigkeit nach effizienten Methoden zur Parameterfindung für die einzelnen Sinussignale. Dazu wird in diesem Abschnitt ein adaptives Verfahren vorgestellt.

In **Abbildung 2** ist das Verfahren dargestellt. Es existiert ein unbekanntes getaktetes System (Black Box), welches störende Harmonische verursacht. Die erzeugten Sinuswellen zur Gegenkopplung sind in Amplitude und Phase durch einen Optimierer einstellbar. Der Optimierer beobachtet das Gesamtsystem und findet die idealen Parameter zur Gegenkopplung, wobei es sich im einfachsten Fall um einen Suchalgorithmus handeln kann. Mit diesem Ansatz können damit beliebig komplexe Systeme entstört werden. Weiterhin entfallen aufwändige Ermittlungen und Implementierungen von komplexen Übertragungsfunktionen.

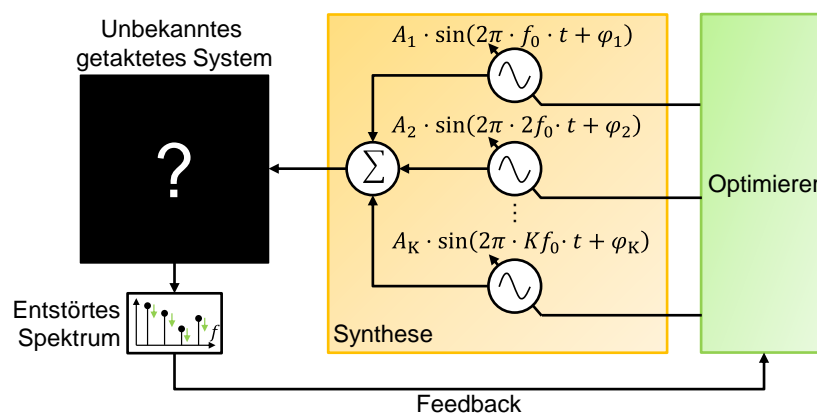


Abbildung 2: Adaptive Gegenkopplung von Harmonischen

3 Implementierungsvarianten

Zur Realisierung der adaptiven Gegenkopplung von Harmonischen lassen sich beliebig viele verschiedene Varianten formulieren. An dieser Stelle sollen zwei wesentliche Strukturen vorgestellt und diskutiert werden.

3.1 Gegenkopplung von Harmonischen mit kontinuierlicher Adaption

Zuerst wird ein Verfahren vorgestellt, bei welchem die Gegenkopplungssignale kontinuierlich korrigiert werden (**Abbildung 3**). Zum Einbringen der Gegenstörungen wird der Injektor mit dem getakteten System verschaltet. Zum Auskoppeln des Feedbacksignals wird weiterhin ein Sensor vorgesehen. Sowohl Injektor als auch Sensor können dabei beispielsweise induktiv oder kapazitiv realisiert sein. Da sich das Gegenkopplungssystem selbstständig an die resultierenden Übertragungsfunktionen adaptiert, existieren keine Einschränkungen an die Struktur des Gesamtsystems. Zur Synchronisation des Gegenkopplers ist ein Synchronisationssignal aus dem getakteten System notwendig. Dazu ist grundsätzlich jegliches Signal geeignet, welches zeitlich mit den Störungen korreliert ist und nicht durch die Gegenkopplung eliminiert wird.

Der große Vorteil des Verfahrens besteht darin, dass kontinuierlich die Gegenstörungen angepasst werden. Ändert sich das getaktete System z.B. durch Temperaturänderungen, werden die Sinussignale entsprechend modifiziert. Der Nachteil besteht in der Notwendigkeit des Sensors und der Hardware zur Auswertung des Sensorsignals.

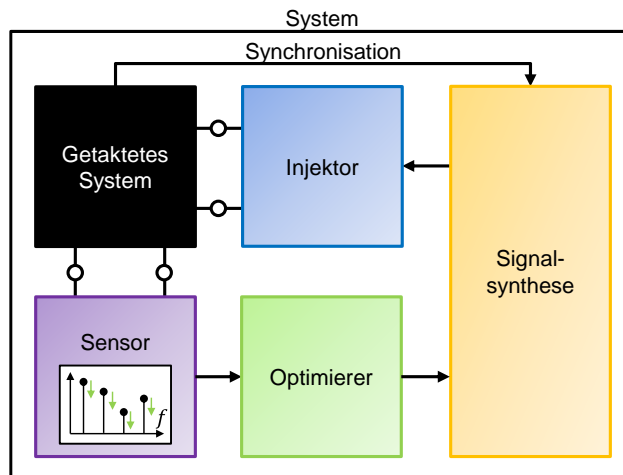


Abbildung 3: Gegenkopplung mit kontinuierlicher Adaption

3.2 Gegenkopplung von Harmonischen mit einmaliger Adaption

Zur Einsparung des Sensors und der Hardware zur Auswertung des Sensorsignals wird ein zweites Verfahren vorgestellt, in welchem der Gegenkoppler durch einen externen Trainer eingelernt wird (**Abbildung 4**). Der Trainer umfasst dabei den Sensor, den Optimierer und gegebenenfalls eine Signalvorverarbeitung. Das verbleibende System kann damit auf das getaktete System, den Injektor, die Signalsynthese und einen Speicher reduziert werden. Der Speicher wird dabei durch den Trainer entweder mit vollständig gesampelten Gegenkoppelsignalen oder mit Parametersätzen (bestehend aus Amplitude und Phase) für die jeweilige Harmonische beschrieben. Entsprechend wird in der Signalsynthese entweder das vorberechnete Gegenkoppelsignal ausgegeben oder aus den Parametersätzen in Echtzeit berechnet. Diese Ansätze unterscheiden sich im Speicherbedarf und der Echtzeitfähigkeit: Während vorberechnete Gegenkoppelsignale sehr schnell ausgelesen werden können, besitzen diese einen hohen Speicherbedarf. Die Parametersätze besitzen einen deutlich geringeren Speicherbedarf, jedoch ist hier eine zusätzliche Signalverarbeitung notwendig.

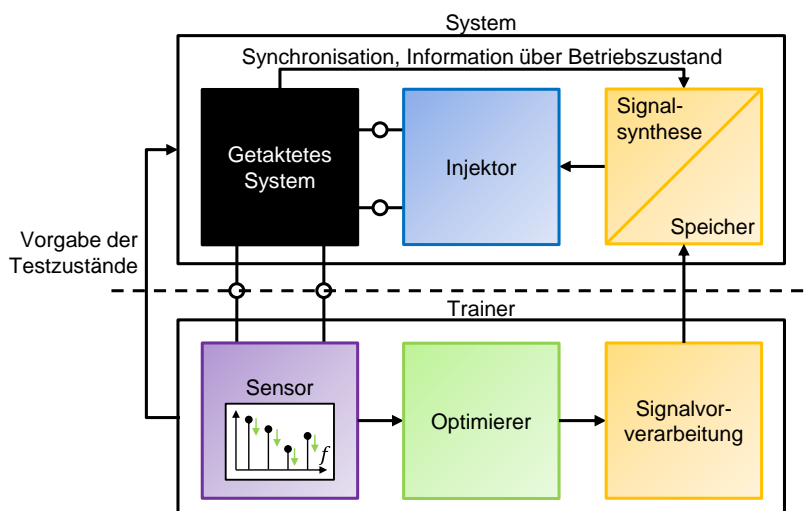


Abbildung 4: Gegenkopplung mit einmaliger Adaption

Da für verschiedene Betriebszustände unterschiedliche Gegenkoppelsignale notwendig sind, müssen für alle vorher definierten Zustände die entsprechenden Parameter ermittelt

und im Speicher abgelegt werden. Im laufenden Betrieb, also nach dem Entfernen des Trainers, erhalten Speicher und Signalsynthese eine Information über den aktuellen Betriebszustand, um dem Injektor das entsprechende, vorher ermittelte Gegenkoppelsignal zur Verfügung zu stellen.

Diese Variante hat den grundsätzlichen Vorteil, dass ein großer Teil des Hardwareaufwands ausgelagert wird. Damit lässt sich ein kostengünstigerer Gegenkoppler realisieren. Der wesentliche Nachteil besteht darin, dass die Gegenkoppelsignale nicht kontinuierlich angepasst werden. Kommt es zu Änderungen im System, die nicht durch den Trainer im Vorhinein abgedeckt wurden, verschlechtert sich unter Umständen die Störungsunterdrückung.

4 FPGA-Realisierung der Gegenkopplung mit kontinuierlicher Adaption

Im Rahmen dieser Arbeit wird eine Realisierung der Gegenkopplung mit kontinuierlicher Adaption auf dem FPGA-System Red Pitaya v1.1 vorgestellt. Zur Implementierung wird die adaptive Filtertheorie eingesetzt, welche bereits eine weite Anwendung im Bereich der aktiven Lärmkompensation [9] gefunden hat. Die hier verwendete Implementierung nach [10] und [11] ist in **Abbildung 5** dargestellt. Zur besseren Übersichtlichkeit ist die Struktur für nur eine Harmonische dargestellt.

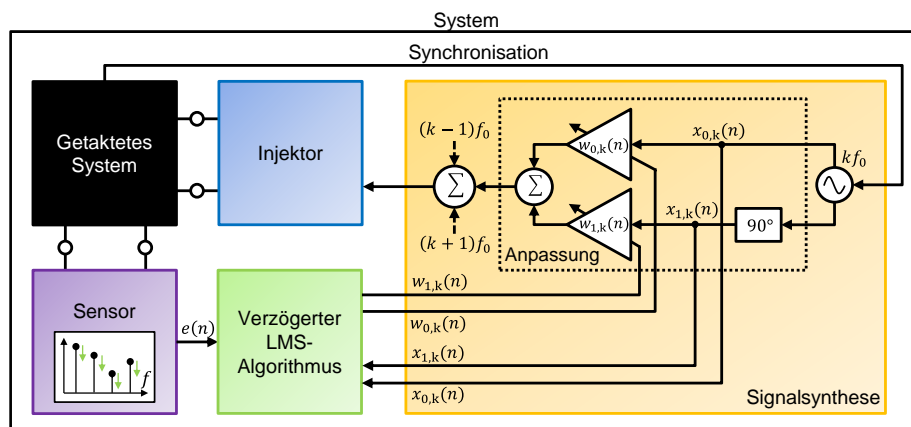


Abbildung 5: Gegenkopplung mit kontinuierlicher Adaption

In dieser Implementierung wird ein beliebiger Sinus generiert, welcher durch das Synchronisationssignal mit den Störungen zeitlich korreliert ist. Mithilfe einer Phasendrehung um 90° wird ein Orthogonalsystem aus Sinus ($x_{0,k}(n)$) und Cosinus ($x_{1,k}(n)$) erzeugt. Mit den Verstärkungen $w_{0,k}(n)$ und $w_{1,k}(n)$ und der nachfolgenden Summation können Sinussignale mit nahezu beliebiger Amplitude A_k und Phase φ_k erzeugt werden. Sollen mehrere Harmonische gegengekoppelt werden, kann die beschriebene Struktur parallelisiert werden [9]. In der Abbildung werden beispielhaft die generierten Sinussignale für die drei Harmonischen $k - 1$, k und $k + 1$ überlagert. Das synthetisierte Signal wird daraufhin D/A-gewandelt und in das System injiziert. Die Störungen des getakteten Systems und die Gegenstörungen überlagern sich zu den Reststörungen $e(n)$. Zur Bewertung der Gegenkopplung werden die Reststörungen durch einen Sensor aufgenommen, A/D-gewandelt und dem FPGA-System zur Verfügung gestellt. Zur Minimierung der Reststörungen $e(n)$ wird ein LMS-Algorithmus (Least-Mean-Square) eingesetzt, welcher die neuen Verstärkungen $w_{0/1,k}(n + 1)$ in Abhängigkeit der vorherigen Verstärkungen $w_{0/1,k}(n)$, der gemessenen Reststörungen $e(n)$, des generierten Orthogonalsystems $x_{0/1,k}(n)$ und der Schrittweite μ_k korrigiert [12], [13].

Zur Konvergenz des Algorithmus müssen die Signale $e(n)$ und $x_{0/1,k}(n)$ zeitlich korreliert sein [14]. Aus der Signalverarbeitung der A/D- und D/A-Wandler und der Phasengänge des getakteten Systems, des Injektors und des Sensors resultiert eine Verzögerungszeit, welche durch eine entsprechende Anzahl an Samples Δ_k im LMS-Algorithmus berücksichtigt werden muss. Daher wird der verzögerte LMS-Algorithmus nach [15] und [16] eingesetzt:

$$w_{0/1,k}(n+1) = w_{0/1,k}(n) + \mu_k \cdot e(n) \cdot x_{0/1,k}(n - \Delta_k) \quad (1)$$

Die Verzögerung Δ_k ist zur Stabilität des Algorithmus auf $\pm 90^\circ$ genau in Bezug zur jeweiligen Frequenz kf_0 zu schätzen [17]. Die notwendigen Verzögerungszeiten können beispielsweise durch Suchalgorithmen oder vorhergehende Messungen bestimmt werden. Ein weiteres wichtiges Kriterium für das Konvergenzverhalten ist die Schrittweite μ_k , welche die Änderungsrate der Verstärkungen $w_{0/1,k}(n)$ maßgeblich bestimmt. Eine große Schrittweite beschleunigt die Adaption, wobei ein zu hoher Wert zur Instabilität des Algorithmus führen kann. Unter der Annahme von (quasi-)stationär arbeitenden Systemen, wird keine hohe Dynamik gefordert. Es wird daher eine kleine Schrittweite gewählt, um eine möglichst präzise Adaption zu erzielen. [18], [19]

5 Testaufbau und Messung

Als Demonstrator wird ein DC-DC-Wandler (Evaluation Board GS61008P-EVBBK von GaN Systems) betrachtet, welcher die Spannungsebene von 12 V mit der neuen 48 V-Ebene im Kfz verbinden kann (siehe **Abbildung 6**). Der DC-DC-Wandler wird mit einer Schaltfrequenz f_0 von 300 kHz und einem konstanten Tastverhältnis d von etwa 25 % betrieben. Zur Demonstration soll der Bereich der Lang- und Mittelwelle (150 kHz-1,8 MHz) entsprechend der Grenzwertklasse 3 entstört werden.

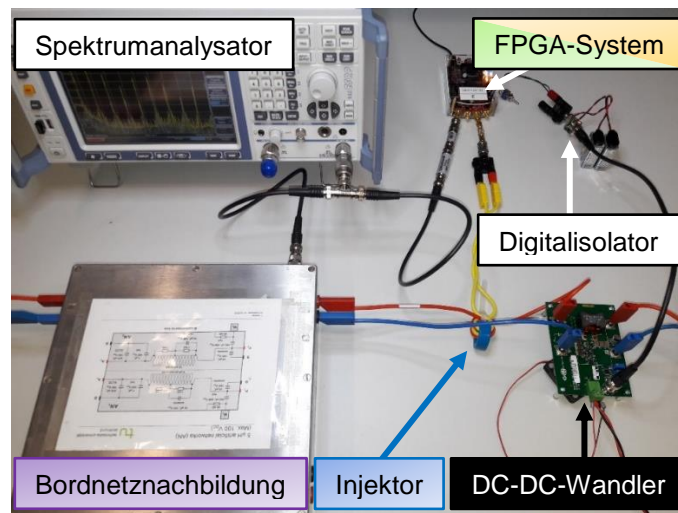


Abbildung 6: Messaufbau (Farben beziehen sich auf **Abbildung 5**)

Im Testaufbau werden eine 48 V-Spannungsversorgung und eine 12 V-Last verwendet. Zur Messung der eingangsseitigen leitungsgeführten Störungen des Systems werden eine Bordnetznachbildung und ein Spektrumanalysator eingesetzt. Das durch die Bordnetznachbildung ausgekoppelte Störsignal wird zusätzlich dem FPGA-System als Feedbacksignal zur Verfügung gestellt. Um ein Übersteuern des A/D-Wandlers des FPGA-Systems durch hochfrequente Störungen zu vermeiden, wird ein Tiefpass mit der Grenzfrequenz 2,5 MHz eingesetzt. Zur Impedanzanpassung ist zusätzlich ein 3 dB-

Dämpfungsglied in Reihe geschaltet. Als Injektor wird ein induktiver Übertrager verwendet, welcher durch einen Ringferrit mit zwei Wicklungen mit jeweils zwei Windungen realisiert wurde. Zum Blocken eines möglichen Gleichspannungsanteils, welcher aus dem D/A-Wandler resultieren kann, ist primärseitig ein Kondensator in Reihe geschaltet. Das Ansteuerungssignal für den DC-DC-Wandler wird vom FPGA-System erzeugt, um die Synchronisation zwischen den Systemen herzustellen. Zur Vermeidung von störenden Masseschleifen wird das Ansteuerungssignal durch einen Digitalisolator galvanisch entkoppelt.

Die Messergebnisse sind in **Abbildung 7** dargestellt. Die resultierenden Störungen mit ausgeschalteter und eingeschalteter Gegenkopplung sind entsprechend [1] mit einer RBW von 9 kHz, einer Verweilzeit von 50 ms und dem Average-Detektor gemessen worden. Als Limit wurde das Average-Limit der Klasse 3 angesetzt. Es ist eine erhebliche Reduktion der Harmonischen zu erkennen, welche für die Grundwelle und die erste Oberwelle über 50 dB beträgt. Entsprechend der Theorie werden Frequenzen, für welche keine Sinussignale implementiert wurden, nur marginal beeinflusst.

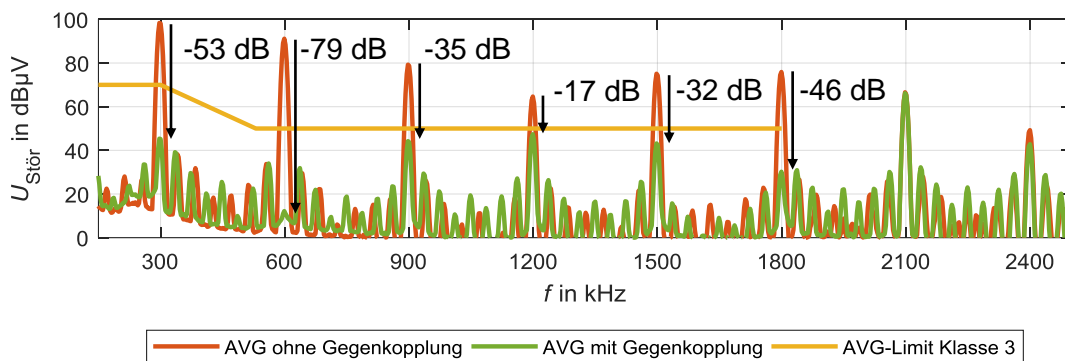


Abbildung 7: Messergebnis

6 Systemgrenzen und Optimierungsmöglichkeiten

Im Folgenden werden die Systemgrenzen des realisierten Gegenkopplers diskutiert, welche die Abtastrate, die Synchronisation, die Quantisierung des A/D- und D/A-Wandlers sowie die Hardwarekapazitäten umfassen. Optimierungsmöglichkeiten für das System werden aufgezeigt.

6.1 Abtastrate

Die Abtastrate des digitalen Signalverarbeitungssystems begrenzt entsprechend des Abtasttheorems die höchste gegenkoppelbare Frequenz. Da die verwendeten Wandler im FPGA-System eine Abtastrate von 125 MS/s besitzen, sind theoretisch Frequenzen von bis zu 62,5 MHz gegenkoppelbar. In praktischen Versuchen wurden Frequenzen von bis zu 30 MHz wirkungsvoll gegengekoppelt.

6.2 Synchronisation

Für eine möglichst effektive Gegenkopplung ist eine hohe Synchronität zwischen den Systemen gefordert. Der erste wesentliche Aspekt ist die Synchronisation der Systeme durch einen möglichst stabilen Trigger mit geringem Jitter. Das FPGA-System kann dabei jedoch nur auf seine Takt- bzw. Abtastperiode T_{Sample} genau getriggert werden. Damit folgt ein maximaler Phasenfehler $\varphi_{\text{Fehler}}(k) = 2\pi \cdot k f_0 \cdot T_{\text{Sample}}$ für die jeweilige Harmonische

k , wodurch die Effektivität der Gegenkopplung insbesondere bei hohen Frequenzen eingeschränkt wird. Der zweite wesentliche Aspekt ist der synchrone Betrieb der Systeme im Zeitraum zwischen zwei Triggersignalen. Dazu sind die Frequenzkomponenten des getakteten Systems möglichst präzise im FPGA-System abzubilden. Da es sich um zwei getrennte Systeme mit unterschiedlichen Taktsignalen handelt, ist von einem nicht vernachlässigbaren Frequenzfehler $f_{\text{Fehler}}(k)$ für die jeweilige Harmonische k auszugehen.

Um nun einen vollständig synchronen Betrieb sicherzustellen, wurde im Testaufbau aus Abschnitt 5 das Ansteuerungssignal des leistungselektronischen Systems durch das FPGA-System erzeugt. Durch diese Maßnahme sind die Frequenzkomponenten der Systeme inhärent in Zeit ($\varphi_{\text{Fehler}}(k) = 0$) und Frequenz ($f_{\text{Fehler}}(k) = 0$ Hz) synchronisiert, wodurch die Effektivität der Gegenkopplung erheblich verbessert wurde.

6.3 Quantisierung des A/D-Wandlers

Zur Abschätzung der größtmöglichen Störungsreduktion ist die Quantisierung des A/D-Wandlers eine zentrale Größe. Aus der Quantisierung resultiert ein Signal-Rausch-Verhältnis, welches das größte messbare Signal dem Rauschen (jeweils Effektivwerte) gegenüberstellt. Das größte messbare Signal entspricht dabei der größten zulässigen Störung, welche den A/D-Wandler gerade noch nicht übersteuert. Durch die Adaption wird diese Störung reduziert, bis das gegengekoppelte Signal unter das Rauschen des A/D-Wandlers fällt und damit nicht mehr messbar ist.

Für ein sinusförmiges Signal und eine Quantisierung von m Bits lässt sich das Signal-Rausch-Verhältnis SNR durch die folgende Formel beschreiben:

$$\text{SNR} = m \cdot 6,02 \text{ dB} + 1,76 \text{ dB} \quad (2)$$

Der hier verwendete A/D-Wandler mit der Auflösung von 14 Bits besitzt ein SNR von etwa 86 dB und ermöglicht damit eine Störungsreduktion um etwa 86 dB. Damit sind grundsätzlich noch größere Störungsreduktionen als in Abschnitt 5 realisierbar.

Sollen das Signal-Rausch-Verhältnis und damit die maximale Störungsreduktion weiter ausgeschöpft werden, ist der Pegel der zu messenden Störungen auf den Messbereich des A/D-Wandlers anzupassen. Um beispielsweise sehr kleine Störungen gegenzukoppeln, kann der Spannungspegel durch Verstärker oder induktive Übertrager in den Bereich der größten messbaren Spannungen des A/D-Wandlers gehoben werden. Resultierende Übertragungsfunktionen werden durch die Adaption berücksichtigt und stellen dabei keine Einschränkung an die Struktur dar.

6.4 Quantisierung des D/A-Wandlers

Für eine möglichst präzise und rauscharme Generierung der Gegenkoppelsignale ist ebenfalls die Quantisierung des D/A-Wandlers zu diskutieren. Analog zum A/D-Wandler folgt auch für den D/A-Wandler ein Signal-Rausch-Verhältnis SNR, welches das größte erzeugbare Signal und das Rauschen (jeweils Effektivwerte) ins Verhältnis setzt. Bei der Erzeugung der Gegenkoppelsignale wird dabei ein hohes SNR gefordert, um nur eine marginale Rauschleistung in das System einzubringen. Die Quantisierungen des D/A- und A/D-Wandlers sind gleich zu wählen, da sich diese Komponenten im System ansonsten gegenseitig begrenzen würden.

Der hier verwendete D/A-Wandler besitzt eine Auflösung von 14 Bits und verfügt nach (2) über ein SNR von etwa 86 dB. Aus der Messung in Abschnitt 5 wird deutlich, dass nur ein marginales Rauschen in das System eingebracht wurde.

Wie bei dem A/D-Wandler ist auch bei dem D/A-Wandler das gegebene Signal-Rausch-Verhältnis weitestgehend auszuschöpfen. Sollen kleine Gegenkoppelsignale erzeugt werden, kann beispielsweise ein Dämpfungsglied eingesetzt werden, wodurch der D/A-Wandler für das gleiche Signal weiter angesteuert wird. Übersteigt das benötigte Gegenkoppelsignal den Spannungsbereich des D/A-Wandlers, ist beispielsweise der Einsatz eines Verstärkers möglich. Auch hier werden resultierende Übertragungsfunktionen durch die Adaption automatisch berücksichtigt.

6.5 Hardwarekapazitäten

Die Hardwarekapazitäten des hier verwendeten FPGA-Systems erlauben die Implementierung der Struktur zur Gegenkopplung mit kontinuierlicher Adaption aus **Abbildung 5** für acht Harmonische. Aufgrund der Parallelisierung kann das Gegenkoppelsignal damit gleichzeitig für acht Harmonische optimiert werden.

Zur Gegenkopplung von mehr Harmonischen kann die gleiche Struktur sequentiell auf verschiedene Harmonische angewendet werden, um jeweils die optimalen Sinussignale zur Gegenkopplung zu bestimmen. Die ermittelten Sinussignale werden sukzessive überlagert und ermöglichen damit theoretisch die Gegenkopplung von beliebig vielen Harmonischen. In diesem Fall erfolgt die Adaption für jedes einzelne Sinussignal jedoch nicht mehr permanent, sondern wiederholt in definierten Zeitintervallen.

7 Zusammenfassung

In diesem Beitrag wurde eine neuartige Gegenkoppelstrategie vorgestellt, durch welche die Schaltharmonischen eines leistungselektronischen Systems unterdrückt werden können. Zu Beginn wurde eine allgemeine Theorie zur adaptiven Gegenkopplung von Harmonischen eingeführt. Zu dieser Theorie wurden zwei wesentliche Implementierungsvarianten vorgestellt und diskutiert: Die Gegenkopplung von Harmonischen mit kontinuierlicher Adaption und die Gegenkopplung von Harmonischen mit einmaliger Adaption. Im Folgenden wurde eine konkrete Implementierung zur Gegenkopplung von Harmonischen mit kontinuierlicher Adaption auf einem FPGA-System vorgestellt. Dieses System wurde daraufhin an einem leistungselektronischen Demonstrator angewendet. In Messungen konnte gezeigt werden, dass erhebliche Störungsreduktionen von über 50 dB erzielt werden konnten. Die Systemgrenzen des Gegenkoppelsystems wurden hinsichtlich der Abtastrate, der Synchronisation, der Quantisierung des A/D- und D/A-Wandlers sowie der Hardwarekapazitäten diskutiert. Optimierungsmöglichkeiten wurden aufgezeigt.

Literaturangaben

- [1] "CISPR 25 – Vehicles, boats and internal combustion engines – Radio disturbance characteristics – Limits and methods of measurement for the protection of on-board receivers", 2015
- [2] J. Walker, "Designing practical and effective active EMI filters", Powercon 11 Proc., April 1984, Paper I-3
- [3] L. E. LaWhite, M. F. Schlecht, "Design of active ripple filters for power circuits operating in the 1-10 MHz range", IEEE Transactions on Power Electronics, Volume 3, Issue 3, July 1988

- [4] L. E. LaWhite, M. F. Schlecht, "Active filters for 1 MHz power circuits with strict input/output ripple requirements", 17th Annual IEEE Power Electronics Specialists Conference, 23-27 June 1986, Vancouver, Canada, Canada
- [5] T. Farkas, M. F. Schlecht, "Viability of active EMI filters for utility applications", IEEE Transactions on Power Electronics, Volume 9, Issue 3, May 1994, pp. 328-337
- [6] N. K. Poon, J. C. P. Liu, C. K. Tse, M. H. Pong, "Techniques for input ripple current cancellation: classification and implementation [in SMPS]", IEEE Transactions on Power Electronics, Volume 15, Issue 6, November 2000, pp. 1144-1152
- [7] A. Nasiri, "Different topologies of active EMI/ripple filters for automotive DC/DC converters", IEEE Conference on Vehicle Power and Propulsion, 7-7 September 2005, Chicago, IL, USA
- [8] Y.-C. Son, Seung-Ki Sul, "Generalization of active filters for EMI reduction and harmonics compensation", IEEE Transactions on Industry Applications, Volume 42, Issue 2, March-April 2006, pp. 545-551
- [9] S. M. Kuo, D. R. Morgan, "Active Noise Control: A Tutorial Review", Proceedings of the IEEE, Volume 87, Issue 6, June 1999, pp. 943-973
- [10] E. Ziegler, Jr., "Selective active cancellation system for repetitive phenomena", U.S. Patent 4 878 188, October 31, 1989
- [11] B. Widrow, J. R. Glover, J. M. McCool, J. Kaunitz, C. S. Williams, R. H. Hern, J. R. Zeidler, E. Dong, and R. C. Goodlin, "Adaptive noise canceling: Principles and applications", Proceedings of the IEEE, Volume 63, Issue 12, pp. 1692-1716, December 1975
- [12] J. C. Burgess, "Active adaptive sound control in a duct: A computer simulation", The Journal of the Acoustical Society of America, Volume 70, Issue 3, pp. 715-726, September 1981
- [13] B. Widrow, D. Shur, and S. Shaffer, "On adaptive inverse control", Record of the Fifteenth Asilomar Conference on Circuits, Systems and Computers, pp. 185-189, November 1981
- [14] S. J. Elliott and P. A. Nelson, "The application of adaptive filtering to the active control of sound and vibration", ISVR, Univ. Southampton, U.K., Tech. Rep. 136, September 1985
- [15] G. Long, F. Ling, and J. G. Proakis, "The LMS algorithm with delayed coefficient adaptation", IEEE Transactions on Acoustics, Speech and Signal Processing, Volume 37, Issue 9, pp. 1397-1405, September 1989
- [16] G. Long, F. Ling, and J. G. Proakis, "Corrections to 'The LMS algorithm with delayed coefficient adaptation'", IEEE Transactions on Signal Processing, Volume 40, Issue 1, pp. 230-232, January 1992
- [17] D. R. Morgan, "An analysis of multiple correlation cancellation loops with a filter in the auxiliary path", IEEE Transactions on Acoustics, Speech, and Signal Processing, Volume 28, Issue 4, pp. 454-467, August 1980
- [18] S. J. Elliott and P. A. Nelson, "Active noise control", IEEE Signal Processing Magazine, Volume 10, Issue 4, pp. 12-35, October 1993
- [19] B. Widrow and S. D. Stearns, "Adaptive Signal Processing", Englewood Cliffs, NJ: Prentice-Hall, 1985